基于EFR32FG23的Pocsag Pager的项目开发

1. 本项目使用Siliconlabs的ERF32FG23作为主控和接收。
2. 使用软件解码达到POCSAG硬件编码器SM8212的完全功能，并将硬件编码器的8个地址码扩展到32个。
3. 需要编写一个PC软件，通过UART口对设备做出相关配置， 如地址码的设置， 频率设置， pager的功能选项设置， 对PAGER的固件升级。
4. PAGER的接收频率包括VHF， UHF， 902-928MHz。
5. 需解决某些发射调制数据因为较长的高电平或低电平造成的DC偏移而令到解码出现错误。
6. 可通过RSSI对PAGER的灵敏度自动调谐， 并将配置记录储存。
7. 可通过标准的高频信号通过EFR32FG23的内部电容对晶振自动校准， 并将配置记录储存。
8. PAGER的功能请参考样机。
9. 程序设计要模块化， 方便日后修改维护。
10. 甲方负责硬件设计，并提供样板共开发测试。