

CMOS数字集成电路硅单晶片

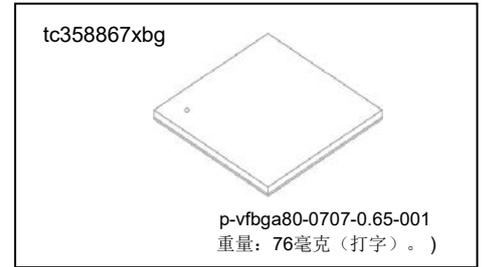
tc358867xbg

移动外围设备

概述

TC358867XBG是一种桥接设备，可以通过MIPI从主机（应用程序或基带处理器）进行视频流[®]驱动显示端口的DSI或DPI链接[™]显示面板。TC358867XBG还支持通过I2S接口从主机到显示面板的音频流。TC358867XBG提供了一种低功率桥接解决方案，可以有效地转换MIPI[®] DSI或DPI传输到显示端口[™]转让。就像

显示端口[™]与其他现有的显示面板标准相比，使用更少的电线，简化了LCD的连接。使用TC358867XBG的效果是使支持DSI或DPI流的现有基带设备连接到支持显示端口的新面板[™]接口，也连接到现有的面板在更长的距离使用显示端口[™]适配器在远端。



特征

- 翻译MIPI[®]从主机到显示端口的DSI/DPI链接视频流[™]将数据链接到外部显示设备。
- 输入由具有4-DataLanes的DSI主机、高达1Gbps/车道或具有16/18/24位接口的DPI主机驱动，高达154MHz并行时钟。
- （可选）支持HDCP数字内容保护版本1.3（显示端口）[™]修正案Rev1.1)。
- 将音频信息从I2S端口写入显示端口[™]数据流。
- 输出接口由显示端口组成[™]具有2车道主链路和AUX-CH的TX。
- 注册配置：从DSI链接或I²C接口。
- 中断主机以通知任何错误状态或需要主机注意的状态。
- 内部测试模式（彩色条）生成器用于DPo/p测试，没有任何视频(DSI/DPI)/p。
- 调试/测试端口：I² 奴隶
- **DSI接收器**
 - ◇ 米皮[®] DSI: v1.01/MIPI[®] D-PHY: v0.90符合要求。
 - ◇ 多达四（4）数据通道与双向支持的数据车道0。
 - ◇ 最大速度为1Gbps/车道。
 - ◇ 支持突发以及非突发模式视频数据。
 - 视频数据包仅限于每Hsync周期一行。
 - ◇ 支持视频流数据包进行视频数据传输..
- ◇ 支持用于访问芯片寄存器集的通用长数据包。
- ◇ 视频输入数据格式：
 - RGB-565, RGB-666和RGB-888。
 - 新的DSIv1.02数据类型支持：16位 YCbCr422
- ◇ 不支持交错视频模式。
- **新闻部接收器**
 - ◇ 达16/18/24位并行数据接口..
 - ◇ 最大速度为154MPS（每秒像素）。
 - ◇ 视频输入数据格式：RGB-565, RGB-666和RGB-888..
 - ◇ 只有进步模式支持。
- **I2S音频接口**：支持一个I2S端口，用于从主机到TC358867XBG的音频流。
 - ◇ 支持从模式(BCLK、LRCLK和来自主机的过采样时钟输入)。
 - ◇ 支持32、44.1、48、88.2、96、176.4和192kHz的采样频率。
 - ◇ 支持最多2个音频通道..
 - ◇ 支持16, 18, 20或24位每个样本。
 - ◇ 可选地每个通道插入IEC60958状态位和前导位。
- **显示端口[™]接口**：支持显示端口[™]链接从TC358867XBG到显示面板。
 - ◇ 高速串行桥接芯片采用VESA.[®]显示端口[™] 1.1a标准。
 - ◇ 支持一个双车道显示端口[™]高带宽应用的端口
 - ◇ 支持1.62或2.7Gbps/车道数据速率，电压波动@0.4、0.6、0.8或1.2V
 - ◇ 支持预强调级别为0、3.5dB和6dB。

- ◇ 支持音频相关的辅助数据包。
- ◇ 支持1Mbps的Aux信道。
- ◇ 通过基于GPIO的中断支持HPD
- ◇ 支持内容保护的增强模式。
- ◇ (可选)支持HDCP加密版本1.3带有显示端口™订正1.1。
- ◇ 安全ASSR(交替闪烁种子重置)支持。
- ◇ 流策略制造者由主机(软件/固件)处理。
 - 根据HPD启动Link培训&阅读最终链接培训状态
 - 为实际视频流配置DP链路并启动视频流
- ◇ 链路策略制造者假定主机和TC358867XBG芯片共享。
 - 在auto_correction=0模式,控制环节培训。
 - 启动显示设备功能,读取并相应配置TC358867XBG。
- ◇ 根据面板要求生成视频定时。
- ◇ SSCG 到30kHz调制以减少

埃米。

™

- ◇ 内置PRBS7生成器,测试显示端口链接。

● RGB并行输出接口:

- ◇ RGB888输出(显示端口™禁用),在此模式下只支持DSI输入
- ◇ PCLK max。=100兆赫
- ◇ 用于PCLK、VSYNC、HSYNC和DE的极性控制

● i²C接口:

- ◇ i²C使用引导选项启用芯片寄存器集访问的C从接口。
- ◇ i²C兼容C从机接口支持正常(100kHz)和快速模式(400kHz)。

● GPIO接口:

- ◇ 2位GPIO(与其他数字逻辑共享)。
- ◇ 由主机I控制方向²C访问。

● 资料来源:

- ◇ 显示端口™时钟源来自DSI接口(13,26)的外部时钟输入或时钟,19.2或38.4兆赫)-产生所有内部和输出时钟接口显示设备。
- ◇ 内置PLL生成高速显示端口™链接时钟不需要外部组件。这些PLL是显示端口的一部分™菲。

- 时钟和电源管理支持,实现低功耗状态..

● 可能的操作方式: .

- ◇ 模式S21: TC358867XBG使用显示端口™作为单双车道显示端口的TX™链接到接口到单个显示端口™显示设备。视频流来自MIPI® DSI主机。
- ◇ 模式P21: TC358867XBG使用显示端口™作为单双车道显示端口的TX™链接到接口到单个显示端口™显示设备。视频流来自MIPI® 新闻部主持人。
- ◇ 模式S2P: TC358867XBG只使用并行输出口,并禁用显示端口™将TX与单个RGB显示设备接口。视频流来自MIPI® DSI主机。

● 供电投入

- ◇ 核心和MIPI™ a-pny: 1.2伏±0.06伏
- ◇ 数字I/O: 1.8伏±0.09伏
- ◇ 显示端口™: 1.8伏±0.09伏
- ◇ 显示端口™: 1.2伏±0.06伏

● 功率假设(基于估计的典型值)

- ◇ 断电模式(DSI-Rx在ULPS, DPPHY和PLL禁用,时钟停止):
 - DSI Rx: 0.01兆瓦
 - DP菲: W2.34米
 - PLL9: 0.01兆瓦
 - 核心: W0.96米
 - 休息: 0.01兆瓦
- ◇ 正常运行(1920×1080分辨率, DSI-Rx在4车道@925Mbps每车道, DPPHY在双车道链接@2.7Gbps每车道):
 - DSI Rx: 西经21.79米
 - DP菲: 142.70兆瓦
 - PLL9: 西经2.42米
 - 核心: 西经87.64米
 - 首席检察官: 西经1.68米

● 包裹

0.65毫米球距, 80个球, 7×7毫米BGA封装

目录

参考资料.....	6
1. 概述.....	7
2. 特征.....	10
3. 外部注射.....	13
3.1. TC358867XBG外部引脚.....	13
3.2. TC358867XB G球映射.....	15
4. 包裹.....	16
5. 电气特性.....	17
5.1. 绝对最高评级.....	17
5.2. 手术条件.....	17
5.3. 直流电气规范.....	18
5.4. 功耗（基于估计的典型值）.....	18
6. 修订历史.....	19
对产品使用的限制.....	20

数字表

图1.1	系统概述与TC358867XBG在MODE_S21配置.....	8
图1.2	系统概述与TC358867XBG在MODE_P21配置.....	9
图1.3	系统概述与TC358867XBG在MODE_S2P配置.....	9
图3.1	TC358867XBG80球布局.....	15
图4.1	80球TC358867XBG包装.....	16

表格清单

表2.1	带面板大小支持信息的TC358867XBG操作模式摘要.....	12
表2.2	面板大小v/s数据链接要求TC358867XBG在DSI输入情况.....	12
表2.3	在DPI输入情况下，TC358867XBG所需的面板大小v/s数据链接.....	12
表3.1	TC358867XBG功能信号列表80球包.....	13
表5.1	绝对最高评级.....	17
表5.2	手术条件.....	17
表5.3	直流电气规范.....	18
表6.1	修订历史.....	19

- MIPI是MIPI联盟的商标。
- 显示端口是视频电子标准协会(VESA)拥有的商标®)在美国和其他国家。
- 所有其他公司名称、产品名称和服务名称都可能是各自公司的商标。

免责声明通知

本文所载的材料不是明示或默示的对本材料的任何作者或开发商或MIPI拥有或控制的任何知识产权的许可[®]。本文件所载材料是在“按原样”的基础上提供的，并在适用法律允许的最大限度内，本材料是按原样提供的，并有所有缺陷，以及本材料和MIPI的作者和开发人员[®]特此放弃所有其他保证和条件，无论是明示的、默示的还是法定的，包括但不限于任何（如果有的话）隐含的保证、关税或适销性条件、适合某一特定目的、答复的准确性或完整性、结果、类似工人的努力、缺乏病毒和缺乏疏忽。

本文件所载的所有材料均受版权法的保护，未经MIPI事先书面许可，不得以任何方式复制、再版、分发、传输、显示、广播或以其他方式加以利用[®] 联盟。米皮[®]，米皮[®] 联盟和虚线彩虹拱门和所有相关商标、商标和其他知识产权是MIPI的专有财产[®] 联盟和不能使用未经其明确的事先书面许可。

此外，对本材料或本文件内容的标题、安静享受、安静占有、与描述或不侵权的通信条件没有保证。无论如何，本材料或本文件或MIPI的任何作者或开发人员都不会[®] 对以任何方式采购替代货物或服务的费用、利润损失、使用损失、数据损失或任何附带的、相应的、直接的、间接的或特殊的损害，无论是根据合同、侵权行为、担保或其他方式，因本或与本材料有关的任何其他协议、规格或文件而产生的任何附带的、间接的、或特殊的损害，均应向任何其他当事方负责，无论该当事方是否事先通知了这种损害的可能性。

在不限上述免责声明的一般性的情况下，本文件内容的用户将被进一步通知MIPI[®](a)不评估、测试或核实本文件内容的准确性、健全性或可信度；(b)不监测或强制执行本文件内容的遵守情况；(c)不核证、测试或以任何方式调查产品或服务或任何符合本文件内容的声称。本文件内容的使用或实施可能涉及或要求使用知识产权（“知识产权”），包括(但不限于)一个或多个当事方拥有的专利、专利申请或版权，无论是否是MIPI的成员[®]。米皮[®] 没有对知识产权进行任何搜索或调查，MIPI也没有[®] 要求或要求披露任何知识产权或知识产权主张，作为本文件或其他内容。

与本文件有关的问题或其规定的条款或条件应涉及：

MIPI联盟，
Inc.c/o IEEE-
ISTO
445海斯巷
Piscataway，
NJ08854Attn: 董事会
秘书

本免责声明通知适用于本档中所有与DSI输入和处理路径相关的描述。

参考资料

1. 米皮® DSI, “MIPI® 联盟规范DSI版本1.01.00-2008年2月21日”
2. 米皮® 新闻部, “MIPI联盟标准显示像素接口(DPI-2)2.00版-2005年9月15日”
3. 米皮® d-phy, “MIPI草案® 联盟规范D-PHY版本0.91.00-r0.0114-2008年3月”
4. 维萨® 显示端口™ 标准(版本1, 修订1A, 2008年1月11日)
5. 维萨® 嵌入式显示端口™ (e DP)标准 (2009年10月23日版本1.1)
6. 数字内容保护有限责任公司, HDCP(版本1.3与显示端口™ 订正1.1, 2010年1月15日)
7. i²C总线规格, 2.1版, 2000年1月, 飞利浦半导体
8. 草案CEA-861-C, 一种用于非压缩高速数字接口的DTV配置文件(Doc)。编号: CEA-861r Cv9.pdf(PNXXX)日期: 05/04/2005
9. 显示端口™ PHY DFT策略规范Rev1.3

1. 概述

显示端口的DSI/DPI™转换器(TC358867XBG)是一种桥接设备,可以通过MIPI从主机(应用程序或基带处理器)进行视频流®驱动显示端口的DSI或DPI链接™显示面板。TC358867XBG还支持通过I2S接口从主机到显示面板的音频流。TC358867XBG提供了一种低功率桥接解决方案,可以有效地转换MIPI® DSI或DPI传输到显示端口™转让。作为显示端口™与其他现有的显示面板标准相比,使用更少的电线,简化了LCD的连接。使用TC358867XBG的效果是使支持DSI或DPI流的现有基带设备连接到支持显示端口的新面板™接口,也连接到现有的面板在更长的距离使用显示端口™适配器在远端。

该芯片可以通过DSI链路通过DSI通用长写数据包发送写/读寄存器命令来配置。也可以通过I进行配置。²从接口。

DSI-RX接收器支持从1到4-Lane配置,每车道的比特率高达1Gbps。主机可以在连续视频流模式下传输视频。主机通过与视频像素数据一起发送视频帧和行同步事件来控制视频定时;视频数据传输可以是突发的,也可以是非突发的。由于芯片只集成了一个小的视频缓冲区,主机仍然需要在适当的视频行时间处理传输像素数据,以避免缓冲区溢出(或下溢)。

DPI-Rx接收器支持16位、18位或24位并行接口以及像素时钟和HSync/VSync/DE所需的控制信号。

TC358867XBG还支持使用HDCP拷贝保护(可选)的内容保护。

显示端口™发射机支持数据吞吐量在1.62Gbps或2.7Gbps每车道的主链路。

TC358867XBG支持三种配置模式。这些模式主要基于输入流的来源和输出接口的不同。

- **Mode_S21:** 显示了一个系统配置,其中TC358867X BG通常可以使用 数字 1.1. 在此配置中,TC358867XBG可以支持分辨率可达24位WUXGA(1920×1200)、60位FPS或18位WUXGA(1920×1200)、60位FPS的显示器。视频流源来自DSI主机。
- **Mode_P21:** 显示了一个系统配置,其中TC358867X BG通常可以使用 数字 1.2. 这类似于Mode_S21,只是视频流源来自DPI主机。在此配置中,TC358867XBG可以支持分辨率达到WUXGA(1920×1200)的显示器,在24位,60fps。
- **Mode_S2P:** 显示了一个系统配置,其中TC358867X BG通常可以使用 数字 1.3. 在此模式下,显示端口™输出不使用,芯片的行为是DSI到RGB转换器。在这个系统中,TC358867XBG可以连接到一个显示器。在此配置中,TC358867XBG可以支持分辨率高达WXGA(1280x800或1366x768)的显示器。最大输出PCLK为100MHz。视频流源来自DSI主机。

该芯片支持电源管理，以节省电力时，其功能不使用。在DPI输入模式下，主机通过DSI链接使用ULPS消息来管理芯片的功耗模式。

下图显示了所有这些模式，其中TC358867XBG、显示面板和主机连接在移动大型显示面板应用程序的目标参考系统中。

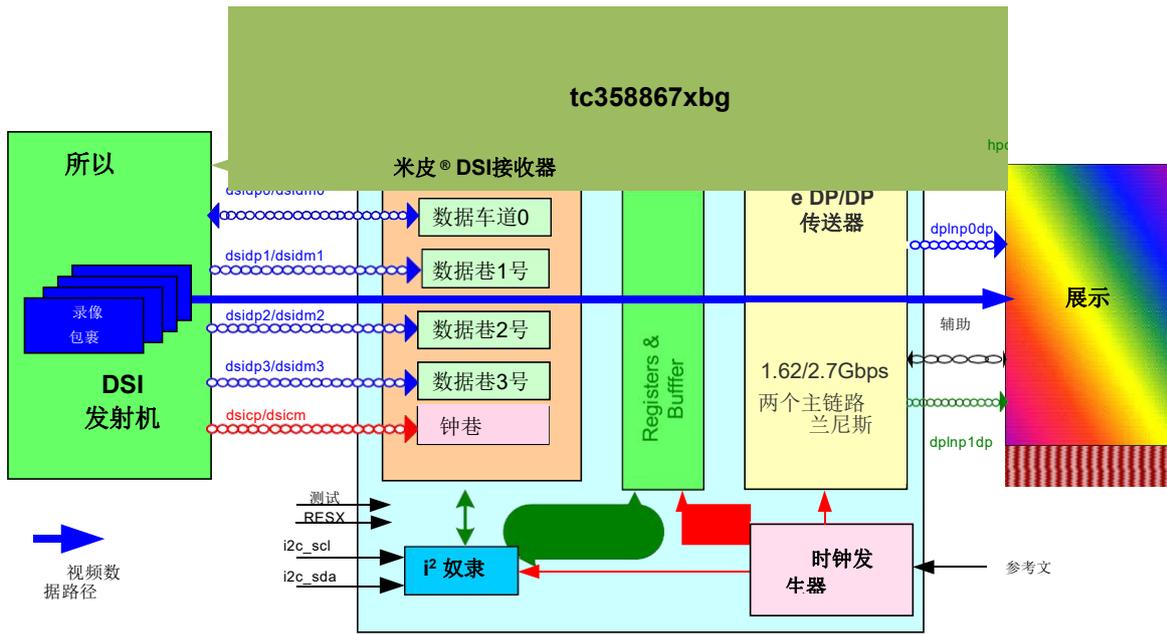


图1.1 系统概述与TC358867XBG在MODE_S21配置

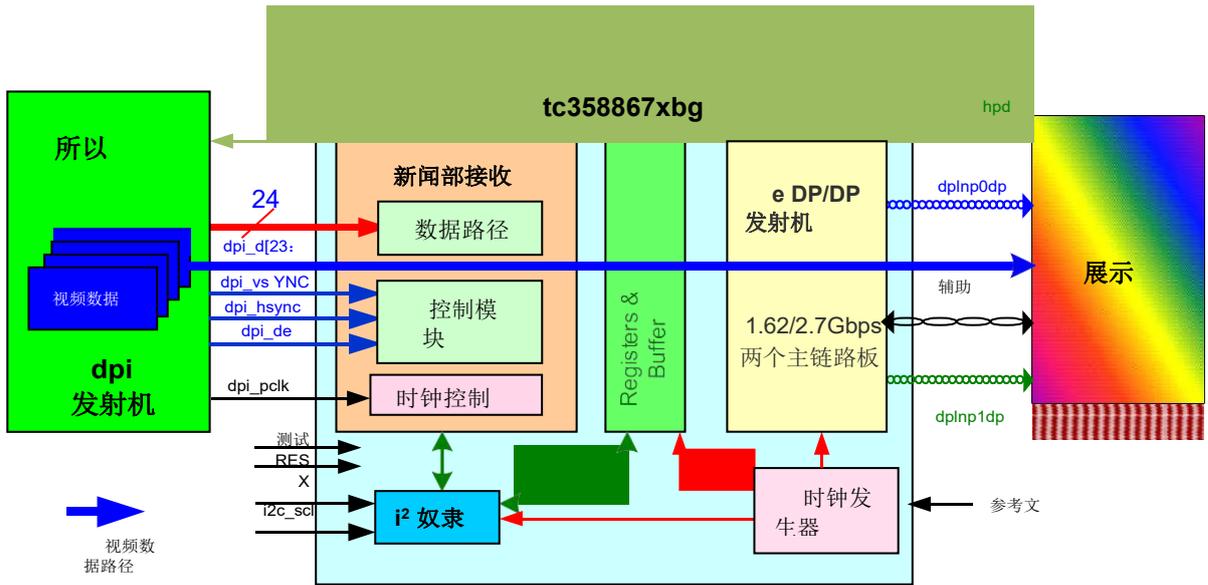


图1.2 系统概述与TC358867XBG在MODE_P21配置

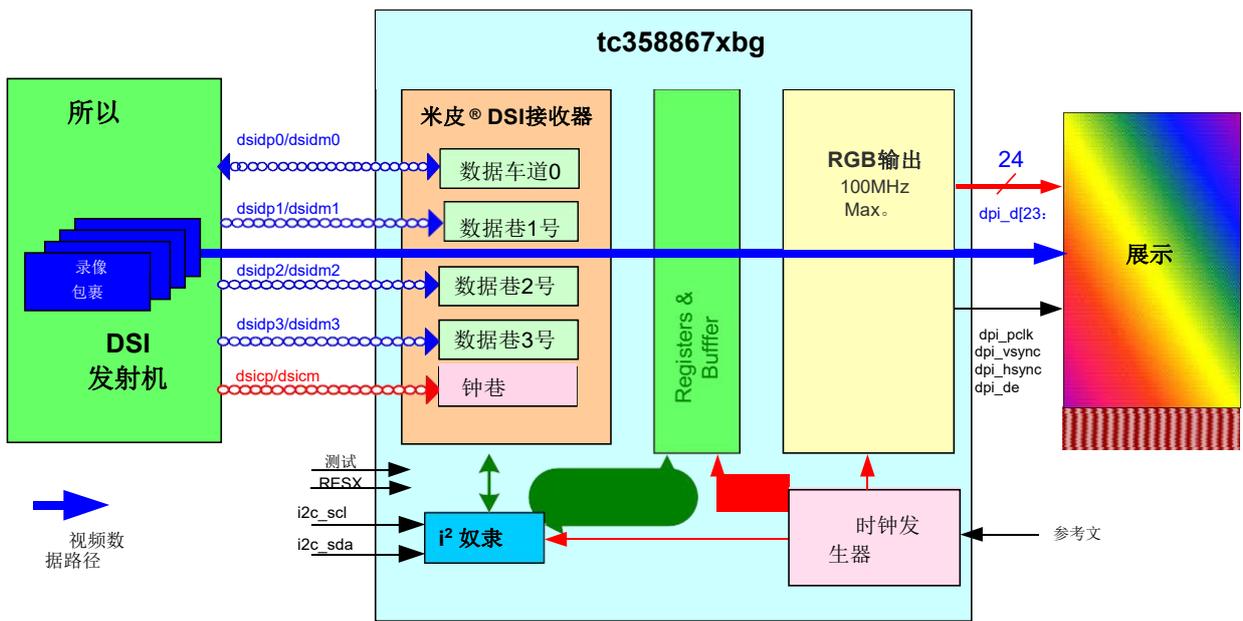


图1.3 系统概述与TC358867XBG在MODE_S2P配置

2. 特征

下面是TC358867XBG支持的主要功能。

- 翻译MIPI® 从主机到显示端口的DSI/DPI链接视频流™ 将数据链接到外部显示设备。
- 输入由具有4-DataLanes的DSI主机、高达1Gbps/车道或具有16/18/24位接口的DPI主机驱动，高达154MHz并行时钟。
- (可选) 支持HDCP数字内容保护版本1.3 (显示端口)™ 修正案Rev1.1)。
- 将音频信息从I2S端口写入显示端口™ 数据流。
- 输出接口由显示端口组成™ 具有2车道主链路和AUX-CH的TX。
- 注册配置：从DSI链接或I²C接口。
- 中断主机以通知任何错误状态或需要主机注意的状态。
- 内部测试模式 (彩色条) 生成器用于DPo/p测试，没有任何视频(DSI/DPI)I/p。
- 调试/测试端口：I² 奴隶
- **DSI接收器**
 - ✧ 米皮® DSI: v1.01/MIPI® D-PHY: v0.90符合要求。
 - ✧ 多达四 (4) 数据通道与双向支持的数据车道0。
 - ✧ 最大速度为1Gbps/车道。
 - ✧ 支持突发以及非突发模式视频数据。
 - 视频数据包仅限于每Hsync周期一行。
 - ✧ 支持视频流数据包进行视频数据传输..
 - ✧ 支持用于访问芯片寄存器集的通用长包。
 - ✧ 视频输入数据格式：
 - RGB-565, RGB-666和RGB-888。
 - 新的DSIv1.02数据类型支持：16位YCbCr422
 - ✧ 不支持交错视频模式。
- **新闻部接收器**
 - ✧ 达16/18/24位并行数据接口..
 - ✧ 最高速度为154MPS(每秒MP像素)。
 - ✧ 视频输入数据格式：RGB-565, RGB-666和RGB-888..
 - ✧ 只有进步模式支持。
- **I2S音频接口**：支持一个I2S端口，用于从主机到TC358867XBG的音频流。
 - ✧ 支持从模式(BCLK、LRCLK和来自主机的过采样时钟输入)。
 - ✧ 支持32、44.1、48、88.2、96、176.4和192kHz的采样频率。
 - ✧ 支持最多2个音频通道..
 - ✧ 支持16位，18位，20位或24位每个样本..
 - ✧ 可选地每个通道插入IEC60958状态位和前导位。
- **显示端口™ 接口**：支持显示端口™ 链接从TC358867XBG到显示面板。
 - ✧ 高速串行桥接芯片采用VESA.® 显示端口™ 1.1a标准。
 - ✧ 支持一个双车道显示端口™ 高带宽应用的端口。
 - ✧ 支持1.62或2.7Gbps/车道数据速率，电压波动@0.4、0.6、0.8或1.2V。
 - ✧ 支持预强调水平为0，3.5db和6db..
 - ✧ 支持音频相关的辅助数据包。
 - ✧ 支持1Mbps的Aux信道。
 - ✧ 通过基于GPIO的中断支持HPD
 - ✧ 支持内容保护的增强模式。
 - ✧ (可选) 支持HDCP加密版本1.3与显示端口™ 订正1.1。
 - ✧ 安全ASSR (交替闪烁种子重置) 支持嵌入式显示端口™ 面板
 - ✧ 流策略制造者由主机 (软件/固件) 处理。
 - 根据HPD启动Link培训&阅读最终链接培训状态
 - 为实际视频流配置DP链路并启动视频流
 - ✧ 链路策略制造商假定主机和TC358867XBG芯片共享。
 - 在auto_correction=0模式，控制环节培训。
 - 启动显示设备功能，读取并相应配置TC358867XBG。

- ◇ 根据面板要求生成视频定时。
- ◇ SSCG 到30kHz调制以减少EMI。
- ◇ 内置PRBS7生成器，测试显示端口™ 链接。
- **RGB并行输出接口：**
 - ◇ RGB888输出（显示端口™ 禁用），在此模式下只支持DSI输入
 - ◇ PCLK max。=100兆赫
 - ◇ 用于PCLK、VSYNC、HSYNC和DE的极性控制
- **i² C接口：**
 - ◇ i² 使用引导选项启用芯片寄存器集访问的C从接口。
 - ◇ i² 兼容C从机接口支持正常(100kHz)和快速模式(400kHz)。
- **GPIO接口：**
 - ◇ 2位GPIO（与其他数字逻辑共享）。
 - ◇ 由主机I控制方向² C访问。
- **资料来源：**
 - ◇ 显示端口™ 时钟源来自DSI接口（13,26）的外部时钟输入或时钟，19.2或38.4兆赫)-产生所有内部和输出时钟接口显示设备。
 - ◇ 内置PLL生成高速显示端口.™ 链接时钟不需要外部组件。这些PLL是显示端口的一部分™ 菲。
- 时钟和电源管理支持，实现低功耗状态..
- **可能的操作方式：**
 - ◇ 模式S21：TC358867XBG使用显示端口™ 作为单双车道显示端口的TX™ 链接到接口到单个显示端口™ 显示设备。视频流源来自MIPI® DSI主机。
 - ◇ 模式P21：TC358867XBG使用显示端口™ 作为单双车道显示端口的TX™ 链接到接口到单个显示端口™ 显示设备。视频流源来自MIPI® 新闻部主持人。
 - ◇ 模式S2P：TC358867XBG只使用并行输出端口，并禁用显示端口™ 将TX与单个RGB显示设备接口。视频流源来自MIPI® DSI主机。
- **供电投入**
 - ◇ 核心和MIPI® d-phy：1.2伏±0.06伏
 - ◇ 数字I/O：1.8伏±0.09伏
 - ◇ 显示端口™：1.8伏±0.09伏
 - ◇ 显示端口™：1.2伏±0.06伏
- **权力假设** （基于估计的典型值）
 - ◇ 断电模式(DSI-Rx在ULPS，DPPHY和PLL禁用，时钟停止):
 - DSI Rx: 0.01兆瓦
 - DP PHY: 2.34兆瓦
 - PLL9: 0.01兆瓦
 - 核心: W0.96米
 - 休息: 0.01兆瓦
 - ◇ 正常运行(1920×1080分辨率，DSI-Rx在4车道@925Mbps每车道，DPPHY在双车道链接@2.7Gbps每车道):
 - DSI Rx: 西经21.79米
 - DP PHY: 142.70兆瓦
 - PLL9: 西径2.42米
 - 核心: 西经87.64米
 - 首席检察官: 西经1.68米
- **包裹**

0.65毫米球距，80个球，7×7毫米BGA封装

注： 注意ESD。这个产品对ESD很弱。请认真处理..

表2.1 带面板大小支持信息的TC358867XBG操作模式摘要。

模式	输入配置		注册访问方法	最大面板大小示例
	DSI输入	新闻部的投入		
s21	活跃	x	DSI或I ² c	WUXGA18bpp@60fps WUXGA24bpp@60fps
p21	x	活跃	I ² c	WUXGA24bpp@60fps

下表提供了不同面板大小的想法，可以通过使用不同的数据链路车道配置来支持。

表2.2 面板大小v/s数据链接要求TC358867XBG在DSI输入情况

框架尺寸			fps	像素时钟 (MHz)	rgb666				RGB888			
		头朝下			比特率 (Gbps)	#dsi 数据通道	#DP主要链接		比特率 (Gbps)	#dsi 数据通道	#DP主要链接	
							1.62克	2.7g			1.62克	2.7g
xga	1024×768	1184×790	60	56	1.01	2	1	1	1.34	2	2	1
WXGA+ /WSXGA	1440×900	1600×926	60	89	1.60	2	2	1	2.13	3	2	1
SXGA+	1400×1050	1560×1080	60	89	1.82	2	2	1	2.43	3	2	2
WSXGA+	1680×1050	1840×1080	60	119	2.15	3	2	1	2.86	3	-	2
UXGA	1600×1200	1760×1235	60	130	2.35	3	2	2	3.13	4	-	2
武加	1920×1200	2080×1235	60	154	2.77	3	-	2	3.70	4	-	2

表2.3 在DPI输入情况下，TC358867XBG所需的面板大小v/s数据链接

框架尺寸			fps	像素时钟 (MHz)	DPI支持 154MHz PCLK	rgb666			RGB888		
		头朝下				比特率 (Gbps)	#DP主要链接		比特率 (Gbps)	#DP主要链接	
							1.62克	2.7g		1.62克	2.7g
xga	1024×768	1184×790	60	56	是的	1.01	1	1	1.34	2	1
WXGA+ /WSXGA	1440×900	1600×926	60	89	是的	1.60	2	1	2.13	2	1
SXGA+	1400×1050	1560×1080	60	89	是的	1.82	2	1	2.43	2	2
WSXGA+	1680×1050	1840×1080	60	119	是的	2.15	2	1	2.86	-	2
UXGA	1600×1200	1760×1235	60	130	是的	2.35	2	2	3.13	-	2
武加	1920×1200	2080×1235	60	154	是的	2.77	-	2	3.70	-	2

注： 这些是显示器常用的格式。 只要满足DSI和显示端口上的最大数据速率约束，就可以支持其他大小™ 链接接口。

注意： 在整个文档的其余部分，“DP”用于表示“显示端口”™”。这两个词都被交替使用，并提到 VESA® 显示端口™ 参考文献中提到的规范。

3. 外部注射

3.1. TC358867XBG外部引脚

TC358867XBG使用80球包。下表给出了TC358867XBG的信号及其功能。

表3.1 TC358867XBG功能信号列表80球包

集团	名字	i/o	类型	职能	注:
系统: 复位, 时钟, 模式选 择, 测 试 (9)	RESX	i	Sch	系统复位-活动低0: 复位 1: 正常操作	—
	参考文献	i	Sch	13、26、19.2或38.4兆赫 50ps相位抖动p2p/WC占空比40-60%	—
	int	o	n	中断主机-活动高0: 没有中断 生成1: 中断生成	4米 A
	disable_assr	i	n	ASSR控制 0: 启用ASSR 1: 禁用ASSR	—
	模式[1: 0]	i	n	模式选择引脚 MODE_0: 0: REFCLK是内部DPPLL的来源 1: 当REFCLK="0"时, DSI时钟是内部DPPLL的来 源。 当REFCLK="1"时, DPI PCLK是内部 DPPLL的来源。 mode_1: 当MODE_0="1"和REFCLK="0"时, 这个引脚将是 有效的。 0: DSI时钟/2/7是内部DPPLL的来源。 1: DSI时钟/2/9是内部DPPLL的来源。	—
	测试	i	n	测试引脚-活动高0: 正常操作。 1: 测试模式	—
	test3	o	n	测试销, 打开	—
	vpgm0	NA	—	熔断器编程电压。 连接到GND	—
DSI Rx (10)	dsicp	i	米皮®-菲	米皮®-DSI Rx Clock Lane Pos	—
	dsicm	i	米皮®-菲	米皮®-DSI Rx Clock Lane Neg	—
	dsidp0	i/o	米皮®-菲	米皮®-DSI Rx Data Lane Pos	—
	dsidm0	i/o	米皮®-菲	米皮®-DSI Rx Data Lane Neg	—
	腰[3: 1]	i	米皮®-菲	米皮®-DSI Rx Data Lane Pos	—
	内幕[3: 1]	i	米皮®-菲	米皮®-DSI Rx Data Lane Neg	—
DP Out (8)	DPLNP[1: 0]	o	DP-phy	嵌入式显示端口™ 输出主链路pos。	—
	dplnm[1: 0]	o	DP-phy	嵌入式显示端口™ 输出主链接NEG。	—
	dpauxp	i/o	DP-phy	嵌入式显示端口™ 输出AUX通道pos	—
	dpauxm	i/o	DP-phy	嵌入式显示端口™ 输出AUX通道NEG	—
	prec_res[1: 0]	i	DP-phy	精密电阻(3kΩ@1%)连接	—
DPI TX/Rx (28)	dpi_pclk	i/o	n	新闻部像素时钟 (最大154兆赫)(默认: 输入)	4米 A
	dpi_vsync	i/o	n	DPI垂直同步 (默认: 输入)	4米 A
	dpi_hsync	i/o	n	新闻部水平同步 (默认: 输入)	4米 A
	dpi_de	i/o	n	DPI数据启用 (默认: 输入)	4米 A
	dpi_d[23: 0].	i/o	n	DPI并行数据 (默认输入)	4米 A
	i2c_scl	od	Sch	i ² C时钟	—
	i2c_sda	od	Sch	i ² C.数据	4米

i ² c (3)					A
	i2c_adr_sel	i	n	i ² 从地址选择 0: 奴隶地址=7'b1101_000 1: 奴隶地址=7'b0001_111	—

i2s (4)	特别提款权 /i2s_osclk	i	n	超过采样时钟的I2S	—
	i2s_bclk	i	n	I2S位时钟 (最大12.5兆赫)	—
	i2s_lrclk	i	n	I2S采样时钟(最大192kHz)	—
	i2s_data	i	n	I2S数据	—
GPI O (2)	GPIO[1: 0]	od	5t-od	GPIO或测试控制 ^{*注1} GPIO[1: 0]可用于HPD支持	4米 A
权力 (10)	vddc(1.2v)	NA	—	内部核心的VDD (2)	—
	vdds(1.8v)	NA	—	用于IO环电源的VDDS (1)	—
	vdd_pll18(1.8v)	NA	—	用于DPPHYPLL的VDD (1)	—
	vdd_dp18(1.8v)	NA	—	用于DPPHY主通道的VDD (2)	—
	vdd_pll912(1.2v)	NA	—	用于PLL9 (1) 的VDD	—
	vdd_dp12(1.2v)	NA	—	用于DPPHY的VDD (2)	—
	vdd_dsi12(1.2v)	NA	—	为MIPI提供VDD [®] DSI菲 (1)	—
地面 (6)	VSS	NA	—	地面(核心, DSI, I/O) (3)	—
	vss_dp	NA	—	地面(DP) (3)	—

注1: 具有多路复用功能模式功能的引脚。

n: 普通IO

菲: 无论是DP模拟前端还是MIPI[®] 丁菲施:

施密特触发输入

od: 打开下水道

5t-od: 5V耐受双向缓冲器与开放排水

3.2. TC358867XB G球映射

下图给出了TC358867XBG信号到外部引脚的映射。(BGA阵列)

顶景

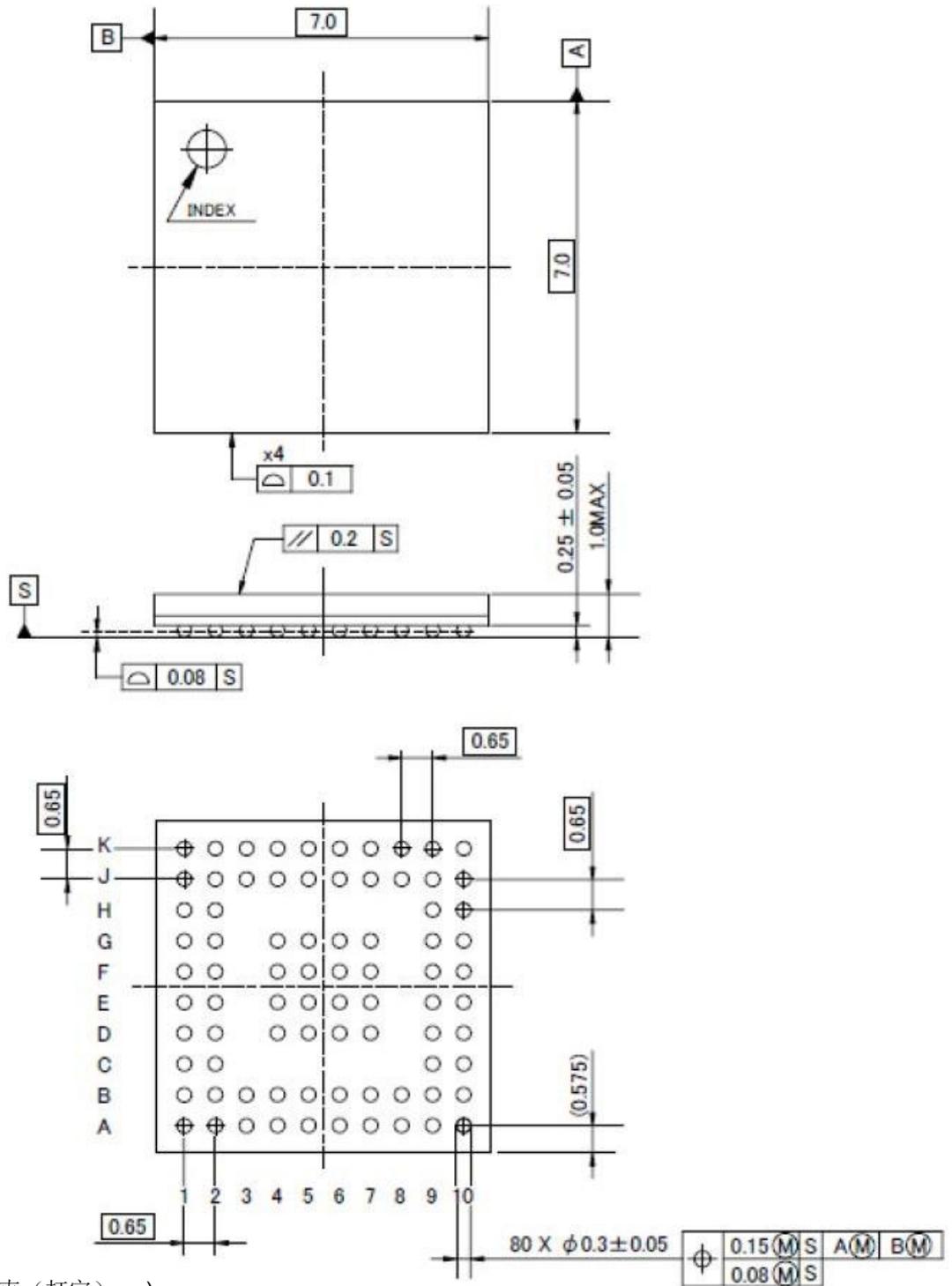
	1	2	3	4	5	6	7	8	9	10
A	INT	GPIO0	DPI_VSYNC	DPI_D0	VDDC	VDDC	DPI_D3	VDDS	I2C_SDA	I2C_SCL
B	DSIDM0	DSIDP0	DPI_DE	DPI_HSYNC	DPI_D1	DPI_D2	DPI_D4	DPI_D7	DPI_D5	DPI_D6
C	DSIDM1	DSIDP1							DPI_D9	DPI_D8
D	DSICM	DSICP		I2S_LRCLK	I2S_BCLK	SD/ I2S_OSCLK	I2S_DATA		DPI_D13	DPI_D14
E	VDD_DSI12	I2C_ADR_SEL		VSS	TEST3	VPGM0	DPI_D10		DPI_D16	DPI_D15
F	DSIDM2	DSIDP2		VSS	VSS	TEST	DPI_D11		DPI_D17	DPI_D18
G	DSIDM3	DSIDP3		VSS_DP	VSS_DP	VSS_DP	DPI_D12		DPI_D19	DPI_PCLK
H	PREC_RES0	DISABLE_ASSR							DPI_D20	DPI_D21
J	PREC_RES1	MODE1	DPLNP0	VDD_DP12	MODE0	DPLNP1	GPIO1	DPAUXP	RESX	DPI_D23
K	REFCLK	VDD_DP18	DPLNM0	VDD_DP12	VDD_PLL18	DPLNM1	VDD_DP18	DPAUXM	VDD_PLL912	DPI_D22

图3.1 TC358867XBG80球布局

4. 包裹

图中描述了TC358867XBG的封装。

单位：毫米



重量：76毫克（打字）。）

图4.1 80球TC358867XBG包装

5. 电气特性

5.1. 绝对最高评级

VSS/VSS_DP=0V参考

用于VDDS、VDD_DP18和VDD_PLL18的VDD18；用于VDDC、VDD_DSI12、VDD_DP12和VDD_PLL912的VDD12。

表5.1 绝对最高评级

参数	符号	评级	单位
电源电压(1.8V).	vdd18	-0.3至+3.5	v
供电电压(1.2V).	vdd12	-0.3至2.0+	v
电源电压(IO).	vdd18	-0.3至+3.5	v
	vref	-0.3至+3.5	v
输入电压	文	-0.3至VDDS+0.3	v
输出电压	vout	-0.3至VDDS+0.3	v
储存温度	Tstg	-40至+125	°c

5.2. 手术条件

VSS/VSS_DP=0V参考

用于VDDS、VDD_DP18和VDD_PLL18的VDD18；用于VDDC、VDD_DSI12、VDD_DP12和VDD_PLL912的VDD12。

表5.2 手术条件

参数	符号	敏	类型。	麦克斯	单位
电源电压(1.8V).	vdd18	1.71	1.8	1.89	v
供电电压(1.2V).	vdd12	1.14	1.2	1.26	v
作业频率(内部)。	福普	—	—	200	MHz
操作温度	Ta	-20	—	+85	°c

5.3. 直流电气规范

VSS/VSS_DP=0V参考

表5.3 直流电气规范

参数	符号	敏	类型。	麦克斯	单位
输入电压高电平 CMOS输入 ^{注1}	六	0.7vdds	—	vdds	v
输入电压低电平CMOS 输入 ^{注1}	维尔	0	—	0.3vdds	v
输入电压高电平 CMOS施密特触发器 ^{注1}	vihs	0.7vdds	—	vdds	v
输入电压低电平 CMOS施密特触发器 ^{注1}	Vils	0	—	0.3vdds	v
输出电压高电平 ^{注1, 注2}	哦	0.8vdds	—	vdds	v
输出电压低电平 ^{注1, 注2}	第二卷	0	—	0.2vdds	v
输入泄漏电流高电平	iih1 (注3)	-10	—	10	μA
输入泄漏电流低电平	iii1 (注4)	-10	—	10	μA
	iii2 (注5)	-200	—	-10	μA

注1: 在推荐的操作条件下进行VDDS。

注2: 输出电流值是根据每个IO缓冲区规范。输出电压随输出电流值变化..

注3: 正常引脚, 或拉起I/O引脚施加VDDS电源电压输入引脚注4: 正常引脚将VSS(0V)应用于输入引脚

注5: 拉出I/O引脚应用VSS(0V)到输入引脚。

5.4. 功耗（基于估计的典型值）

典型的功耗测量为断电模式和正常运行提供如下：

- 断电模式(DSI-Rx在ULPS, DPPHY和PLL禁用, 时钟停止):
 - ◇ DSI Rx: 0.01兆瓦
 - ◇ DP菲: W2.34米
 - ◇ PLL9: 0.01兆瓦
 - ◇ 核心: W0.96米
 - ◇ 休息: 0.01兆瓦
- 正常运行(1920×1080分辨率, DSI-Rx在4车道@925Mbps每车道, DPPHY在双车道链接@2.7Gbps每车道):
 - ◇ DSI Rx: 西经21.79米
 - ◇ DP菲: 142.70兆瓦
 - ◇ PLL9: 西径2.42米
 - ◇ 核心: 西经87.64米
 - ◇ 首席检察官: 西经1.68米

6. 修订历史

表6.1 修订历史

修订	日期	描述
0.1	2017-12-27	新释放（初步）
0.2	2018-01-25	更新“概述”/“特征”描述。表3-1修改更新.. 图3-1更新..
0.3	2018-02-20	修正重量。 增加了最后一页的描述。
1.0	2018-03-27	删除了最后一页的描述。修改后的商标 描述。 图1.1 图1.2 图1.3 修改了，还有。更正的打字 错误。 修改后的特征描述。正式释放。
1.1	2018-05-28	修改过了。表2.2 表2.3

对产品使用的限制

东芝公司及其子公司和附属公司统称为“TOSHIBA”。本文件中描述的硬件、软件和系统统称为“产品”。

- 本公司保留对本文件及相关产品中的信息进行更改的权利，恕不另行通知。
- 未经TOSHIBA事先书面许可，不得复制本文件和本文件中的任何信息。即使有TOSHIBA的书面许可，只有在生殖没有改变/终止的情况下，生殖才是允许的。
- 虽然TOSHIBA不断提高产品的质量和可靠性，但产品可能出现故障或故障。客户有责任遵守安全标准，并为其硬件、软件和系统提供适当的设计和保障，以尽量减少风险，并避免产品出现故障或故障可能导致人命损失、身体伤害或财产损失，包括数据丢失或腐败的情况。在客户使用产品、创建包括产品在内的设计或将产品纳入自己的应用程序之前，客户还必须参考和遵守(A)所有相关TOSHIBA信息的最新版本，包括不受限制的本文件、产品的规格、数据表和应用说明以及“TOSHIBA半导体可靠性手册”中规定的预防措施和条件；(B)产品将用于或用于应用的说明。客户完全负责自己产品设计或应用的所有方面，包括但不限于：(a)确定在此类设计或应用中使用的适当性；(b)评估和确定本文件或图表、图表、程序、算法、示例应用电路或任何其他参考文件中所载任何信息的适用性；(c)验证此类设计和应用程序的所有操作参数。**东芝对客户的产品设计或应用不承担任何责任。**
- **产品既不打算也不需要用于需要极高质量和/或可靠性的设备或系统，也不需要用于/或可能造成人命损失、身体伤害、严重财产损失和/或严重公共影响（“意外使用”）的故障或故障。**除本文件明确规定的具体用途外，“不限用途”包括但不限于用于核设施的设备、用于航空航天工业的设备、医疗设备、用于汽车、火车、船舶和其他运输的设备、交通信号设备、用于控制燃烧或爆炸的设备、安全装置、电梯和自动扶梯、与电力有关的设备以及用于金融相关领域的设备。**如果您使用产品用于意外使用，东芝不承担产品责任。**详情请与您的TOSHIBA销售代表联系。
- 不要拆卸、分析、反向工程、更改、修改、翻译或复制产品，无论是全部还是部分。
- 产品不得用于或纳入任何适用的法律或法规禁止制造、使用或销售的任何产品或系统。
- 本文所载信息仅作为产品使用指南。TOSHIBA不承担任何因使用产品而侵犯第三方专利或任何其他知识产权的责任。本文件不通过禁止反悔或以其他方式授予任何知识产权许可，无论是明示的还是默示的。
- **如无书面签署的协议，除有关产品销售条款和条件规定外，并在法律允许的最大限度内，东芝(1)不承担任何责任，包括不受限制的间接、间接、间接、特殊或附带损害或损失，包括不受限制的利润损失、机会损失、业务中断和数据损失，(2)不承担任何和所有与销售、使用产品或信息有关的明示或默示保证和条件，包括保证或适销条件，适合某一特定目的，信息的准确性，或不侵权。**
- 不要为任何军事目的使用或以其他方式提供产品或相关软件或技术，包括但不限于设计、开发、使用、储存或制造核生化武器或导弹技术产品（大规模毁灭性武器）。产品和相关软件和技术可根据适用的出口法律和法规进行控制，但不限于日本外汇和外贸法以及U.S.出口管理条例。除符合所有适用的出口法律法规外，严禁出口和再出口产品或相关软件或技术。
- 请与您的TOSHIBA销售代表联系，了解环境问题，如产品的RoHS兼容性。请使用符合所有适用的法律和法规，规范包括或使用受控物质，但不限于欧盟ROHS指令。**东芝不承担因不遵守适用法律法规而发生的损害或损失的责任。**

TOSHIBA ELECTRONIC DEVICES & STORAGE CORPORATION