



(12)发明专利申请

(10)申请公布号 CN 109031052 A

(43)申请公布日 2018.12.18

(21)申请号 201811214522.6

(22)申请日 2018.10.18

(71)申请人 天津津航计算技术研究所

地址 300308 天津市东丽区空港经济区保
税路357号

(72)发明人 张华波

(74)专利代理机构 中国兵器工业集团公司专利
中心 11011

代理人 王雪芬

(51)Int.Cl.

G01R 31/08(2006.01)

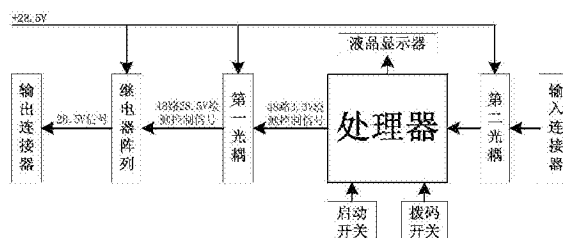
权利要求书2页 说明书4页 附图1页

(54)发明名称

一种多芯电缆通断检测装置及检测方法

(57)摘要

本发明涉及一种多芯电缆通断检测装置及检测方法,属于多芯电缆通断检测技术领域。本发明在硬件结构上以处理器为核心,外围电路仅采用光耦、继电器等元器件实现,原理简单可靠,可操作性强。在检测方法上,处理器通过控制各通道检测控制信号的时间间隔,对比各通道输入输出信号状态,可精确测量出多芯电缆各芯线的通断及短路状态,将检测结果在液晶屏上显示,并对可疑结果进行报警提示。



1. 一种多芯电缆通断检测装置,其特征在于,包括处理器、第一光耦、第二光耦、继电器和拨码开关;

其中,所述拨码开关用于根据被测多芯电缆的芯线数确定相应的检测通道数;

所述处理器用于根据拨码开关设置的检测通道数,输出n路检测控制信号,检测控制信号为单个脉冲,利用检测控制信号驱动所述第一光耦导通,使得第一光耦控制继电器向被测电缆芯线输出28.5V电压信号;处理器输出的相邻通道间脉冲信号设置一定的时间间隔;还用于进行如下判断:若在同一时钟周期内,来自第二光耦的被测多芯电缆某一芯线的电压信号与对应通道输出控制信号状态一致,则确认该芯线导通良好,否则确认该芯线存在断路情况;

所述第二光耦用于在被测多芯电缆的另一端,采集所述28.5V电压信号,然后发送给处理器进行检测控制信号状态对比。

2. 如权利要求1所述的装置,其特征在于,所述装置还包括液晶显示器,所述处理器将测试结果通过所述液晶显示屏进行显示。

3. 如权利要求1所述的装置,其特征在于,所述处理器利用FPGA实现。

4. 一种利用权利要求1或2或3所述的装置实现多芯电缆通断检测的方法,其特征在于,包括以下步骤:

1) 装置接通电源,开始工作,根据被测多芯电缆的芯线数,通过拨码开关设置相应的检测通道数n;

2) 处理器根据拨码开关设置的检测通道数,输出n路检测控制信号,检测控制信号为单个脉冲,检测控制信号驱动装置的第一光耦导通,第一光耦控制继电器向被测电缆芯线输出28.5V电压信号,处理器输出的相邻通道间脉冲信号设置一定的时间间隔;

3) 在被测多芯电缆的另一端,28.5V电压信号被装置的第二光耦采集,然后发送给处理器进行检测控制信号状态对比,若在同一时钟周期内,采集到的被测多芯电缆某一芯线的电压信号与对应通道输出控制信号状态一致,则说明该芯线导通良好,否则说明该芯线存在断路情况。

5. 如权利要求4所述的方法,其特征在于,步骤2)中,各通道检测控制信号并非同时发出,因此步骤3)中处理器在接收第二光耦采集的电压信号时,若处理器在同一时钟周期内采集到多个通道的检测控制信号状态与某一通道的检测控制信号状态一致,即处理器在同一时钟周期内采集到两个以上的有效光耦输入信号,则发出报警。

6. 如权利要求4所述的方法,其特征在于,所述方法还包括步骤4) 处理器将测试结果通过液晶显示屏显示。

7. 如权利要求4所述的方法,其特征在于,其中,若所述处理器发出的检测控制信号通道号与第二光耦采集到的经过电缆的信号接入通道号一一对应,说明被测多芯电缆不存在错焊的情况。

8. 如权利要求4所述的方法,其特征在于,所述处理器发出的检测控制信号为特定脉宽的脉冲信号,脉冲宽度 T_{pulse} 与时钟周期 T_{clk} 、第一光耦开启时间 $T_{光}$ 、继电器开启时间 $T_{继}$ 满足如下关系:

$$T_{pulse} > 2T_{光} + T_{继} + T_{clk}。$$

9. 如权利要求4所述的方法,其特征在于,设第一光耦导通延时为 T_1 ,继电器延时为 T_2 ,

线路其它延时为 T_3 ,则处理器发出的检测控制信号的时间间隔 T 满足:

$$T > T_1 + T_2 + T_3 + T_{c1k}。$$

10.如权利要求4所述的方法,其特征在于,所述处理器输出的各相邻通道间检测控制信号时间间隔为50ms。

一种多芯电缆通断检测装置及检测方法

技术领域

[0001] 本发明属于多芯电缆通断检测技术领域,具体涉及一种多芯电缆通断检测装置及检测方法。

背景技术

[0002] 多芯电缆广泛应用于军事设备、工业设备等领域,是信号传输和能量传输的重要载体。电缆是否良好导通,直接影响到设备和系统的正常运行。在电缆的生产过程中,难免出现虚焊、漏焊、错焊等问题,抑或在使用过程中因受外力导致电缆焊接处脱落等情况。通常,在设备加电前,需对设备间的互联电缆芯线状态进行确认。长期以来,人们通过多人相互配合,利用万用表对多芯电缆进行逐一导通的方式完成电缆的通断检测,该方法占用了大量的人力和时间,效率低下,且在空间有限情况下,多人无法完成电缆通断检测工作。

发明内容

[0003] (一)要解决的技术问题

[0004] 本发明要解决的技术问题是:如何设计一种体积小、便于携带、性能稳定、测量准确性高的多芯电缆通断检测装置及相应的检测方法。

[0005] (二)技术方案

[0006] 为了解决上述技术问题,本发明提供了一种多芯电缆通断检测装置,包括处理器、第一光耦、第二光耦、继电器和拨码开关;

[0007] 其中,所述拨码开关用于根据被测多芯电缆的芯线数确定相应的检测通道数;

[0008] 所述处理器用于根据拨码开关设置的检测通道数,输出n路检测控制信号,检测控制信号为单个脉冲,利用检测控制信号驱动所述第一光耦导通,使得第一光耦控制继电器向被测电缆芯线输出28.5V电压信号;处理器输出的相邻通道间脉冲信号设置一定的时间间隔;还用于进行如下判断:若在同一时钟周期内,来自第二光耦的被测多芯电缆某一芯线的电压信号与对应通道输出控制信号状态一致,则确认该芯线导通良好,否则确认该芯线存在断路情况;

[0009] 所述第二光耦用于在被测多芯电缆的另一端,采集所述28.5V电压信号,然后发送给处理器进行检测控制信号状态对比。

[0010] 优选地,所述装置还包括液晶显示器,所述处理器将测试结果通过所述液晶显示屏进行显示。

[0011] 优选地,所述处理器利用FPGA实现。

[0012] 本发明还提供了一种利用所述的装置实现多芯电缆通断检测的方法,包括以下步骤:

[0013] 1) 装置接通电源,开始工作,根据被测多芯电缆的芯线数,通过拨码开关设置相应的检测通道数n;

[0014] 2) 处理器根据拨码开关设置的检测通道数,输出n路检测控制信号,检测控制信号

为单个脉冲,检测控制信号驱动装置的第一光耦导通,第一光耦控制继电器向被测电缆芯线输出28.5V电压信号,处理器输出的相邻通道间脉冲信号设置一定的时间间隔;

[0015] 3) 在被测多芯电缆的另一端,28.5V电压信号被装置的第二光耦采集,然后发送给处理器进行检测控制信号状态对比,若在同一时钟周期内,采集到的被测多芯电缆某一芯线的电压信号与对应通道输出控制信号状态一致,则说明该芯线导通良好,否则说明该芯线存在断路情况。

[0016] 优选地,步骤2)中,各通道检测控制信号并非同时发出,因此步骤3)中处理器在接收第二光耦采集的电压信号时,若处理器在同一时钟周期内采集到多个通道的检测控制信号状态与某一通道的检测控制信号状态一致,即处理器在同一时钟周期内采集到两个以上的有效光耦输入信号,则发出报警。

[0017] 优选地,所述方法还包括步骤4)处理器将测试结果通过液晶显示屏显示。

[0018] 优选地,其中,若所述处理器发出的检测控制信号通道号与第二光耦采集到的经过电缆的信号接入通道号一一对应,说明被测多芯电缆不存在错焊的情况。

[0019] 优选地,所述处理器发出的检测控制信号为特定脉宽的脉冲信号,脉冲宽度 T_{pulse} 与时钟周期 T_{clk} 、第一光耦开启时间 $T_{光}$ 、继电器开启时间 $T_{继}$ 满足如下关系:

[0020] $T_{pulse} > 2T_{光} + T_{继} + T_{clk}$ 。

[0021] 优选地,设第一光耦导通延时为 T_1 ,继电器延时为 T_2 ,线路其它延时为 T_3 ,则处理器发出的检测控制信号的时间间隔 T 满足:

[0022] $T > T_1 + T_2 + T_3 + T_{clk}$ 。

[0023] 优选地,所述处理器输出的各相邻通道间检测控制信号时间间隔为50ms。

[0024] (三)有益效果

[0025] 本发明在硬件结构上以处理器为核心,外围电路仅采用光耦、继电器等元器件实现,原理简单可靠,可操作性强。在检测方法上,处理器通过控制各通道检测控制信号的时间间隔,对比各通道输入输出信号状态,可精确测量出多芯电缆各芯线的通断及短路状态,将检测结果在液晶屏上显示,并对可疑结果进行报警提示。

附图说明

[0026] 图1是本发明的多芯电缆通断检测装置原理框图;

[0027] 图2是本发明的多芯电缆通断检测过程逻辑关系流程图。

具体实施方式

[0028] 为使本发明的目的、内容和优点更加清楚,下面结合附图和实施例,对本发明的具体实施方式作进一步详细描述。

[0029] 如图1所示,本发明提供了一种多芯电缆通断检测装置,包括处理器、第一光耦、第二光耦、继电器、拨码开关和液晶显示器;

[0030] 其中,拨码开关用于根据被测多芯电缆的芯线数确定相应的检测通道数;

[0031] 处理器(FPGA)用于根据拨码开关设置的检测通道数,输出 n 路检测控制信号,检测控制信号为单个脉冲,利用检测控制信号驱动所述第一光耦导通,使得第一光耦控制继电器向被测电缆芯线输出28.5V电压信号;处理器输出的相邻通道间脉冲信号设置一定的时

间间隔;还用于进行如下判断:若在同一时钟周期内,来自第二光耦的被测多芯电缆某一芯线的电压信号与对应通道输出控制信号状态一致,则确认该芯线导通良好,否则确认该芯线存在断路情况;

[0032] 第二光耦用于在被测多芯电缆的另一端,采集所述28.5V电压信号,然后发送给处理器进行检测控制信号状态对比。

[0033] 如图2所示,本发明还提供了一种利用上述装置实现多芯电缆通断检测的方法,包括以下步骤:

[0034] 1) 装置接通电源,开始工作。根据被测多芯电缆的芯线数,通过拨码开关设置相应的检测通道数 n ,拨码开关共6位, n 可设置的范围为000001~110000。

[0035] 2) 按下“启动开关”,处理器(FPGA)根据拨码开关设置的检测通道数,输出 n 路检测控制信号,检测控制信号为单个脉冲,检测控制信号驱动装置的第一光耦导通,第一光耦控制继电器向被测电缆芯线输出28.5V电压信号。处理器输出的相邻通道间脉冲信号设置一定的时间间隔,本实施例中,处理器输出的各相邻通道间检测控制信号时间间隔为50ms。

[0036] 3) 在被测多芯电缆的另一端,28.5V电压信号被装置的第二光耦采集,然后发送给处理器进行检测控制信号状态对比,若在同一时钟周期内,采集到的被测多芯电缆某一芯线的电压信号与对应通道输出控制信号状态一致,则说明该芯线导通良好,否则说明该芯线存在断路情况。

[0037] 步骤2)中,各通道检测控制信号并非同时发出,各通道脉冲信号间时间间隔为50ms。因此步骤3)中处理器在接收第二光耦采集的电压信号时,若处理器在同一时钟周期内采集到多个通道的检测控制信号状态与某一通道的检测控制信号状态一致,即处理器在同一时钟周期内采集到两个以上的有效光耦输入信号,则发出报警。测试人员根据报警项判断是正常连线还是芯线错误短接。

[0038] 4) 处理器将测试结果通过液晶显示屏显示,便于查看。

[0039] 其中,处理器发出的检测控制信号通道号必须与光耦采集到的经过电缆的信号接入通道号一一对应,才能说明芯线不存在错焊的情况。

[0040] 处理器发出的检测控制信号为特定脉宽的脉冲信号,脉冲宽度 T_{pulse} 与时钟周期 T_{clk} 、第一光耦开启时间 $T_{光}$ 、继电器开启时间 $T_{继}$ 应满足如下关系:

[0041] $T_{pulse} > 2T_{光} + T_{继} + T_{clk}$

[0042] 因光耦导通、继电器吸合等存在传输延时,处理器发出的检测控制信号时间间隔不能小于线路延时,否则可能导致检测结果不准确。设第一光耦导通延时为 T_1 ,继电器延时为 T_2 ,线路其它延时为 T_3 ,则处理器发出的检测控制信号的时间间隔 T 应满足:

[0043] $T > T_1 + T_2 + T_3 + T_{clk}$

[0044] 本发明的装置可支持48芯电缆同时进行检测,并可根据实际需要设置不同数量的检测通道。处理器输出的各通道间检测控制信号为单个脉冲信号,相邻通道间脉冲信号设置一定的时间间隔,以防止检测错误。该装置解决了飞机、舰船、潜艇等军用设备多芯电缆通断检测时耗时耗力的现状,提升了军用设备多芯电缆通断检测效率。同时该装置具有体积小、便于携带、性能稳定、测量准确性高等优点。

[0045] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明技术原理的前提下,还可以做出若干改进和变形,这些改进和变形

也应视为本发明的保护范围。

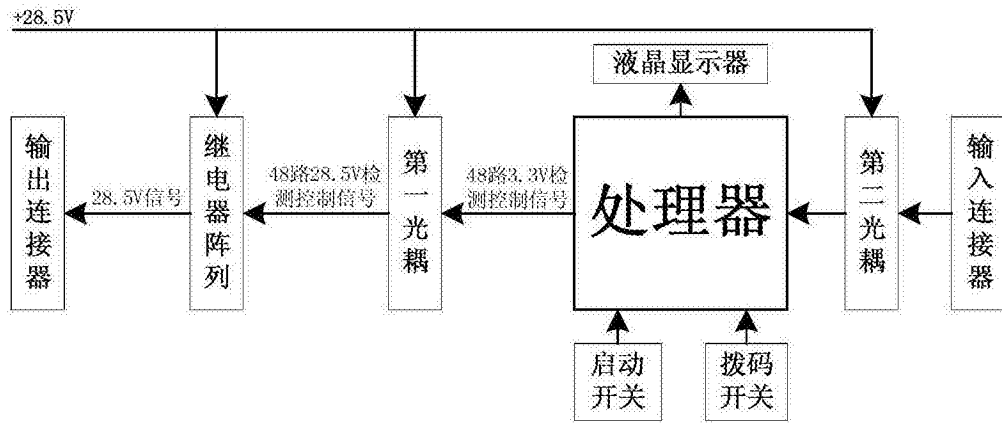


图1

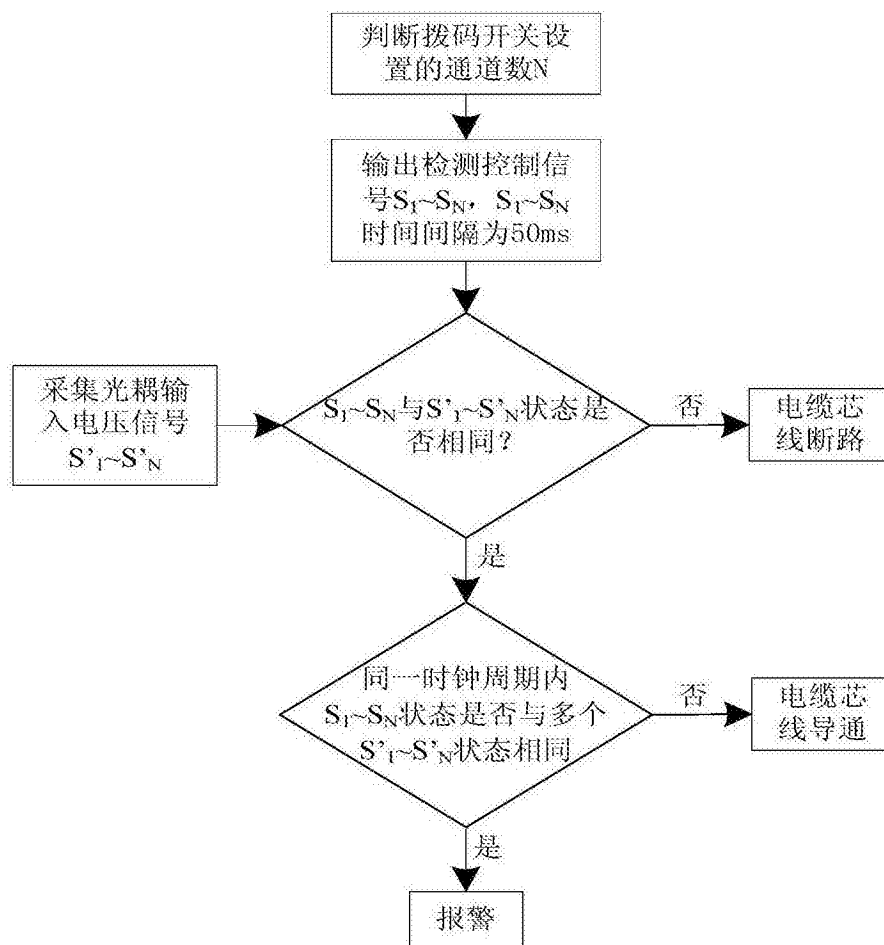


图2